CH.9: Main Memory

⇐ إذا الكمبيوتر ما عنده main memory معناها هو ما بقدر يشغل البرامج، لأنه إذا بدنا نشغل البرنامج بال CPU لازم نجيبه بالأول على ال main memory عشان يتم عمل العمليات وتنفيذها بالسي بي يو بعدين.

* Background

⇐ السي بي يو بتقدر توصل بس للـ registers و ال main memory

- Program must be brought into memory and placed within a process for it to be run.
- CPU can access registers & Main Memory directly.
- Memory unit sees: ① adresses.
  ② Read requests & addresses.
  ③ data.
  ④ write requests.
- Register access in one CPU cycle or less
- Main memory takes many cycles causing a stall.

⇐ إذا ال CPU بده داتا من الرجيسترز فالموضوع رح يكلفه بس cycle وحدة، أما إذا بده يوصل للمين ميموري رح ياخذ أكثر من cycle فبالتالي رح يضيع وقت ويتسبب بمشكلة.

⇐ ال stall معناها أو هي الحالة الي البروسسر بضيع فيها وقت طويل وهو يستنى في الداتا الي بده يجيبها من الميموري.

⇐ عشان هاي المشكلة تنحل حطوا ال cashe بين الميموري وال CPU.

- Cashe sits between main memory and CPU registers.

* Base and Limit Registers

⇐ عشان في عدة برامج في ال RAM فبصير هاد الاشي يسبب انه البرامج أو العمليات ممكن تخترق السكيوريتي واحنا بنحاول نمنع هاد الأشياء، يعني بدنا العملية بس تقدر توصل للـ addresses تاعونها بس وما تقدر توصل لعناوين ما تخصها، فلازم يكون عندها اشي محصورة فيه.

- A pair of Base and Limit Registers define the logical address space.

⇒ Base Register: Specifies the smallest legal physical memory address.

⇒ Limit Register: Specifies the size of the range.

⇐ اي بحدد اللوجيكال أدرس هو البيس و الليميت رجيسترز (الي بتم تحميلهم من طريق ال OS طبعاً)، البيس رجيستر هو أول عنوان (أو أصغر) بتقدر البروسس تستخدمه أو تكون موجودة فيه، أما الليميت رجيستر فهو بحدد كم أدرس مسموحلها توصل (النهاية - البداية).

⇐ السي بي يو بضل يتأكد انه ما في بروسس حاولت توصل أدرس بروسس ثانية.

* Hardware Address Protection

⇐ كيف الـ CPU بتأكد؟

س بيجيه الأدرس بتأكد هل هو أكبر منه أو يساوي الـ base؟ إذا لا بعطي error، إذا آه شوف هل هو أصغر من مجموع الـ base والـ limit، إذا لا بعطي error، إذا آه بخليه يفوت على الميموري.

* Address Binding

⇐ في أنظمة التشغيل الحديثة، في أكثر من بروسس وحدة بتم تنفيذهم بنفس الوقت، عشان ما يصير لخبطة بالعناوين أو البروسس توخذ محل محجوز أصلاً لبروسس ثانية، بلزمنا شي ينظم ويبين هاي العناوين الي للعمليات لما يتم تحميلها

⇐ بالعادة عنا ٣ أنواع من العناوين حسب فترة حياة العملية، وهي:

1. Source code adresses (Variable names as example).
2. Compile code addresses (Relocatable addresses) (تعتمد على أدرس البداية)
3. Linker or loader addresses (Absolute addresses) (الأدرس بالزبط)

* Binding of Instructions and Data to Memory

. Question: What are the different stages in which address binding can occur?

1. Compile time: Absolute code can be generated If memory location known a priori.

⇐ إذا كان معروف المكان في الميموري قبل كل شي (أثناء عملية الكومبايلنغ) بتم حجز الموقع، طبعاً إذا المكان بظل متاح لازم ينعمل compile للبرنامج كمان مرة.

2. Load time: Relocatable code must be generated If it's not known at compile time.

⇐ إذا ما اعرف مكان البروسس في الميموري، لازم الكومبايلر يعمل relocatable كود ويحطه بالميموري عند أي نقطة بداية، وبنقدر نرجعله عن طريق الاستعانة بهاي النقطة.

3. Execution time: If the process can be moved during its execution from one memory segment to another, then binding must be delayed until run time.

⇐ وإذا العملية بنقدر ننقلها من مكان للثاني أثناء عملية التنفيذ، بتأخر حجز العناوين لوقت التنفيذ.

⇐ آخر نوع لازم يكون موجود أشياء زي Base & limit registers

* Multistep Processing of a User Program

⇐ في رسمة بالسلايد تطلعوا عليها بعيش وقت أرسمها (دايجوجي الهمي).

* Logical vs. Physical Address Space

⇐ تم ابتكار مفهوم الـ Logical address space ليتم استخدام الذاكرة بشكل فعّال.

. Question: What are the logical memory address and the Physical memory address?

(Virtual Address) ⇒ Logical Address: Addresses generated by the CPU.

⇒ Physical Address: Addresses seen by the memory unit.

- ↳ Same at: compile time and load time.
- ↳ different at: execution time

- Logical address space: The set of all logical addresses generated by a program.
- Physical address space: The set of all physical addresses generated by a program.

* Memory-Management Unit (MMU)

. Question: What is the MMU?

It's a hardware device that maps the logical address to physical address at run time.

- We consider a simple scheme where we have the value in the relocation register (The starting address of the process) then we add the value of this address to every address generated by the CPU.
- To get the logical address we will add the logical address with the relocation address value and then the final value will be the physical address in the main memory.

⇐ الفكرة هون إنه بكون عنا ريلوكيشن ريجستر بنجمع قيمته لقيمة اللوجيكال أدرس بنطلع عنا قيمة الفيزيكال أدرس

- Base register here called relocation register.
- User programs deals with logical addresses only.

* Dynamic relocation using a relocation register

⇐ الروتين هو مجموعة أكواد معينة لتنفيذ شغلة بسيطة (بهاد المثال الروتين هو إنه يتم إيجاد الفيزيكال أدرس)

⇐ هاد الروتين بوفر استخدام جيد للذاكرة ما بتم استخدامه إلا إذا تم استدعاءه بالإضافة إلى إنه إذا صار غير مستخدم ما بتم تحميله بالمرة.

⇐ ما بكون في حاجة لتدخل النظام هون بس أوقات بساعد عن طريق التزويد بالمكتبات.

* Dynamic Linking

- Static linking: system libraries and program code combined by the loader into the binary program image.
- Dynamic linking: linking postponed until execution time.

⇐ الستاتك لنكنغ بصير فيه اللايبراريز جزء من الباينري كود وما بكون في داعي نناديهم لأنهم موجودين بالبرنامج.

⇐ الداينمك لنكنغ المكتبات فيه ما بتكون مربوطة مع البرنامج نفسه وبتم ربطها بس وقت تنفيذ البرنامج.

- Stub: small piece of code used to locate the appropriate memory-resident library routine.

⇐ وظيفة الـ stubs إنها تلاقي وين بنقدر نلاقي هاي المكتبات يعني بكون عندها معلومات عنها أو بتتواصل مع الـ OS عشان تجيب هاي المكتبات.

⇐ الـ stub بتبدل حالها مع عنوان الروتين بعدين بتنفذ الروتين، الـ OS بتأكد إذا الروتين بالبروسس ميموري أدرس وإذا ما كان موجود بضيفه.

- Dynamic linking is useful for libraries ⇒ Also known as shared libraries.

* Swapping

Swapping: process swapped out temporarily to backing a backing store, and then brought back into memory for continued execution

⇐ إذا صار في نقص بالمساحة أحياناً بتم عمل swap وبتم نقل البروسس لـ backing s
عشان يتم خلق شوية مساحة زيادة لأي سبب، بعدين برجع برجّع هاي البروسس.

Backing store: Fast disk large enough to accommodate copes of all memory images for all users

⇐ عادةً الباكنغ ستور هو جزء من الهارد ديسك بيتمّ استخدامه من قبل نظام التشغيل عشان يتم تحميل بعض البرامج عليه من الميم ميموري ويتمّ استخدامه كميموري مُلحقة.

⇐ طبعاً بكون في ready Queue لماي البروسيسز الموجودة على الباكنغ ستور.

⇐ بالعادة ما بتمّ استخدام ال swapping لأنها بتكون عبء إضافي على نظام التشغيل وبتخلّي تنفيذ البرنامج يصير أبطأ.

* Context Switch Time including swapping

- Context switch Time can be very <u>high</u>.

<u>EX</u> 100 MB process swapping with transfer rate of 50 MB/sec.

swap out time = 2000 ms = swap in time

⇒ Total context switch = swap in + swap out

= 4000 ms = <u>4 sec</u> !

- It can be reduced by size of memory swapped
- request_memory() } system calls
- release_memory() }

⇐ في كمان مشاكل للswapping زي مشاكل ال I/O Devices ما بخلّيه عبء على الجهاز.

- Standard swapping **not used** in modern OSs.

* Swapping on Mobile Systems

⇐ بالعادة الswapping مش مدعوم للأجهزة الخلوية لأنه مساحة الفلاش ميموري صغيرة ومحدودة.

⇐ تجرى عمليات ثانية لحل مشكلة عدم اتساع الذاكرة زي حذف معلومات ال Read-only من الذاكرة ورجع يحلها من الفلاش ميموري إذا لزم الأمر، وغيرها مثل إنهاء التطبيق من الأساس.

⇐ ال iOS وال Android بعملوا ال paging.

* Contiguous Allocation

⇐ الميم ميموري مش بس محكر للOS، عشان هيك إله عدد محدود من الريسورس ولازم يتم استخدامها بشكل فعّال

- Main Memory →
  - User processes (In high memory)
  - Resident OS (In low memory)

⇐ كل جزء من هدول القسمين بحتوي على جزء متصل

- Relocation registers used to protect user processes from each other, and from changing OS code and data.
  - Base register ⇒ Value of smallest physical address
  - Limit register ⇒ range of logical addresses (must be less than the limit register)
  - Memory-Management Unit maps logical addresses dynamically.

*** Multiple-partition allocation**

- Degree of multiprogramming limited by number of partitions
- Variable-partition sizes for efficiency.

⇐ حجم القطع بكون متغير حسب البروسس الموجودة، مش ملتزم بحجم بروسس معين

- Hole : Block of available memory

⇐ لما توصل عملية جديدة، يتم تخصيص جزء من الذاكرة إلها (بكون ثقب بالأساس (Hole))
عشان يستوعبها، وتخطو فيه.

- Operating system maintains information about:
  1) Allocated partitions.
  2) Free partitions.

*** Dynamic Storage-Allocation Problem**

⇐ أحيانًا تصير مشكلة إذا كانت البروسس موزّعة بطريقة مش مرتبة بعض شي "
بصير عنا كثير Holes بأحجام صغيرة ما بتوسع الـProcess اي حجمها كبير

Question: How to solve the problem of dynamic storage allocation?

* First-fit	* Best-fit	* Worst-fit
Allocate the first hole that is big enough.	Allocate the smallest hole that is big enough. ⇒ must search entire list.	Allocate the largest hole → must search entire list.

* Fragmentation

Question: What are types of fragmentation?

⇒ External Fragmentation: total memory space exists to satisfy a request, but is not contiguous.

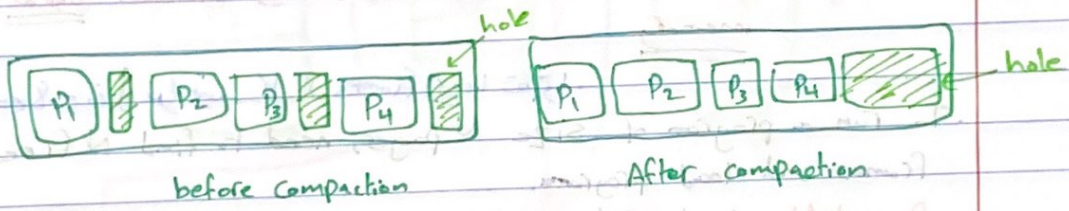
⇒ Internal Fragmentation: Allocated memory may be slightly larger than requested memory. resulted in a size difference that is memory internal to a partition but is not used.

* مشكلة هون إنه بصير عنا مساحة مش قادرين نستغلها لأي شي.

Question: How to reduce external fragmentation?

By [Compaction]: shuffle memory contents to place all free memory together in one large block.

↳ possible if only relocation is dynamic & done in execution time.



* Segmentation (مش مطلوب بالحل)

. Memory-management scheme that supports user view of memory.

⇐ بعبر البرنامج مكون من (قطع) segments وبسمح بتوزيع البرنامج على أجزاء غير متجاورة من الذاكرة. أجزاء يكون مخزنة في مناطق

* Segmentation Architecture (مش مطلوب بالحل)

. logical address consists of two tuple: <segment-number, offset>.

. segment table: maps two-dimensional physical addresses; each table entry has: ① base: starting physical address where the segments reside in memory.

② limit: specifies the length of the segment

- **Segment-table base register (STBR)**: points to the segment table's location in memory. (بدلّ على موقع الجدول الخاص بالقطع في الميموري)
- **segment-table ~~size~~ lenght register (STLR)**: indicates number of segments used by a program. (بدلّ على عدد القطع ~~[illegible]~~)

⇐ طبعاً حاي القطع محمية من الأشياء الي مش مسموحلها توصلها عن طريق وجود بتات بتحميها.

* Paging

⇐ الفكرة من ال paging إنه ممكن أحجز عناوين مختلفة وغير متصلة مع بعضها للبروسس.

- Physical address space of a process can be noncontiguous; process is allocated physical memory whenever the latter is available.

⇐ طالما المكان متاح بحط البروسس فيه عادي بدون شروط.

- **Frames**: fixed-sized blocks caused by division physical memory. (Size is power of 2, between 512 bytes and 16 Mbytes)
- **Pages**: Blocks of same size caused by division logical memory.

⇐ لازم نضلّ مراقبين كل ال frames اي ما تعبّوا.

- To run a program of size N pages, need to find N free frames and load program.
- **Page table**: to translate logical to physical addresses.

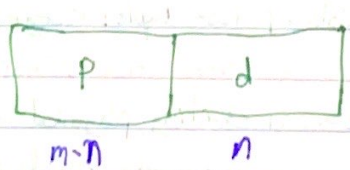
⇐ بيضلوا ال Backing store بكون مقسّم ل pages.

- still have internal fragmentation

* Address Translation Scheme

Address generated by CPU is divided into: Page number (p)
Page offset (d)

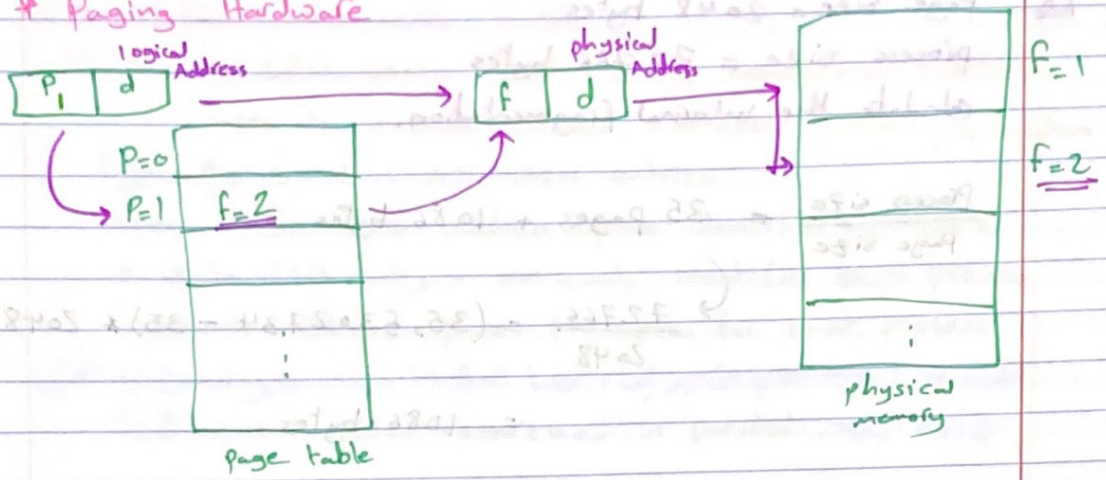
⇐ يُستخدم كفهرس ال Page table الي بحتوي على ال base address. — Page number: used as an index into a page table which contains base address of each page in physical memory.



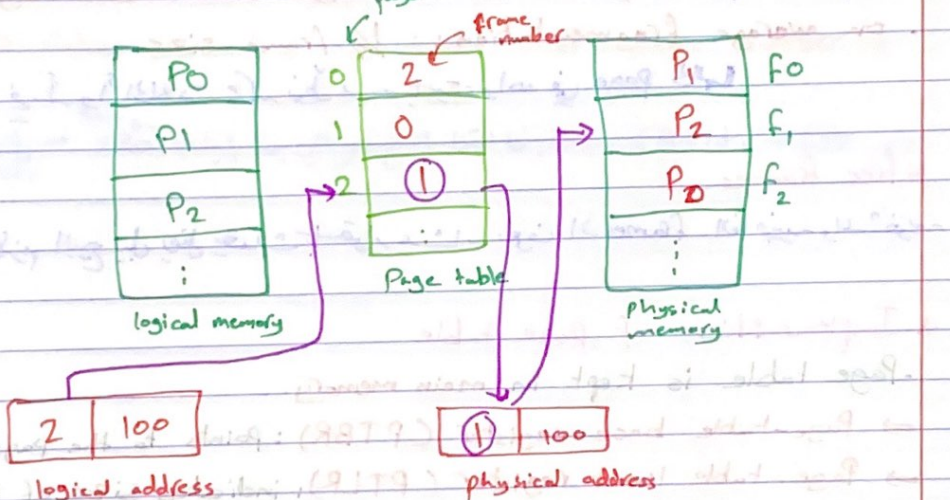
space = 2^m
page size = 2^n

Page offset: combined with base address to define the physical memory address that is sent to the memory unit. ⇒

* Paging Hardware

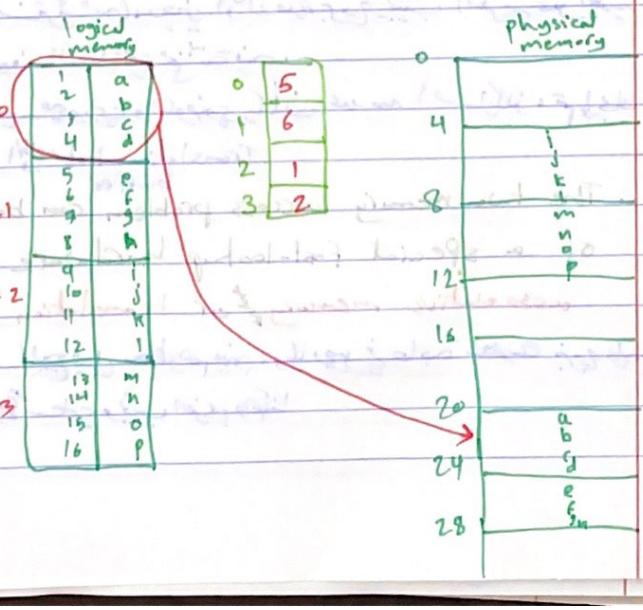


← بطريقة مبسطة أكثر :



* Paging Example

- Page size = 4 byte ← = frame size
- memory size = 32 byte = 8 pages
- page = $\frac{\text{logical address}}{4}$
- offset = logical % 4



ex Page size = 2048 bytes
process size = 72 766 bytes
calculate the internal fragmentation.

$$\frac{\text{Process size}}{\text{Page size}} = 35 \text{ pages} + 1086 \text{ bytes}$$

$$\frac{72766}{2048} = (35{,}5302734 - 35) * 2048$$

$$= 1086 \text{ bytes}$$

- Worst case fragmentation : ~~1 byte~~ frame size - 1 byte
- on average fragmentation : ½ frame size

⇐ في أسوأ الحالات ممكن نغلط بس بايت واحد في page كاملة

* free frames

⇐ لازم البيج تيبل يضل يتحدث باستمرار عشان نعرف ال frames الفاضيين والمشغولين

* Implementation of page table

- Page table is kept in main memory.

⇒ Page-table base register (PTBR) : points to the page table

⇒ Page-table limit register (PTLR) : indicates size of the page table

⇐ بهاد النموذج (Paging) بلزمنا وصولين للذاكرة (واحد عشان البيج تيبل وواحد عشان نجيب الداتا أو الاستركشن)، يعني أول مرة بروح يجيب الفريم نمبر بعدين بعد ما يجيبه برجع عشان يشوف الداتا اللي مخزنة فيه.

⇐ بدل ما يروح أكثر من مرة للمين ميموري والموضوع يكلف عدد من السايكلز، تم إيجاد شي اسمه associative memory أو Translation look-aside buffer.

- The two memory access problem can be solved by the use of a special fast-lookup hardware cashe called associative memory or translation look-aside buffers (TLBs).

⇐ فكرتهم إنهم بياخدوا جزء من البيج تيبل يحطوهم فيهم، ولما يصير في حاجة لمعلومة بروح عليهم، إذا مالقيناها بنضطر نروح للبيج تيبل الأساسي ونجيب الفريم وهكذا

* Translation Look-aside Buffer

TLB: a CPU cache that memory management hardware uses to improve virtual addresses (speed) translation

- Typically small: 64-1024 entries
- Some TLBs store address-space identifiers (ASIDs) in each TLB entry - uniquely identifies each process to provide address-space protection for that process.
- TLB is associative - searched in parallel.

* Effective Access Time

- Hit ratio: percentage of times that a page number is found in the TLB.

ex Hit ratio = 80%
time to find in TLB = 10 ns
time to access memory = 20 ns

$$EAT = (\alpha * \text{time to find in TLB}) + ((1-\alpha) * \text{time to access memory})$$
$$= (0.8 \times 10) + (0.2 \times 20) = 12 \text{ ns}$$

* Memory Protection

- Implemented by associating protection bit with each frame to indicate if read-only or read-write access is allowed.
- Valid-Invalid bit attached to each entry in the page table.

* Shared Pages

⇒ Shared code

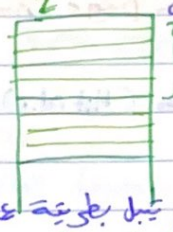
⇐ بتكون في نسخة للقراءة فقط بتتم مشاركتها بين البروسس وهي مفيدة للتواصل بين البروسس بين بعضها (واذا كانت مسموح الكتابة عليها).

⇒ Private code and data

⇐ كل بروسس منها نسخة خاصة فيها من الكود والبيانات.

* Structure of the page table

⇐ إذا بدنا نستخدم الطريقة العادية اللي ذكرناها بدي يكون حجم البيج تيبل كتير كبير يعني لو مثلاً هنا ٣٢ بت لو ميكال أدرس سبيس و حجم كل بيج ٤ كيلو بايت مرح بضطر تقريباً 2^{32} / 2^{12} = مليون إنتري للبيج تيبل.



⇐ هنا طرق أو تقنيات معينة عشان نرتب البيج تيبل بطريقة عاملة وما بتكلف كتير

- Hierarchical Paging
- Hashed Page Tables
- Inverted Page Tables

* Hierarchal Page Tables

- Break up the logical address space into multiple page tables.
- A simple technique → two-level page table.
- Then page the page table.

⇐ بقسم البيج تيبل نفسه لأجزاء، وهاي الأجزاء بنعاملها زي بيج تيبل عاديين.

* Two-level Paging example

20-bit page number + 12-bit page offset

10-bit outer page table — 10-bit inner page table

⇒ Known as forward-mapped page table

$K = 2^{10}$
$M = 2^{20}$
$G = 2^{30}$

* 64-bit logical Address space

⇐ برضو طريقة الـ two-level paging مش فعّالة كثير، إذا كان حجم البيج 4KB (2^{12})

2^{10} 4KB = Inner page entries ⇐

p_1	p_2	d
42	10	12

⇐ عشان نحسّن الموضوع شوي بنضيف كمان levels من البيج تيبل بس رح تصير نسبة الأكسس للميموري عالية كل ما زاد عدد الـ levels

* Hashed Page Tables

- Common in address spaces > 32 bits ⇐
- The virtual page number is hashed into a page table, this page table contains a chain of elements hashing to the same location.

⇐ فكرته بالزبط زي الهاش تيبل بالداتا ستركشر

- Each element contains:
  1. The virtual page number
  2. The value of the mapped page frame
  3. Pointer to the next element.

⇐ لما ندوّر عـ اشي معين بنشوف بالسلسلة كلها، إذا لقاها بوخذ رقم الفريم

* Inverted Page Table

⇐ بدل ما نخطّ رقم البيج بنخطّ رقم الفريم، وجوا بنخط رقم البيج، بكون هيك أحمل ما أحسن للتخزين في الذاكرة، بس إذا بدنا نشوف رقم البيج رح نوخذ وقت طويل في البحث.

⇐ ممكن نستخدم الهاش تيبل فيه